

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-064854

(43)Date of publication of application : 06.03.1998

(51)Int.CI. H01L 21/301

(21)Application number : 08-207719 (71)Applicant : HEWLETT PACKARD CO <HP>

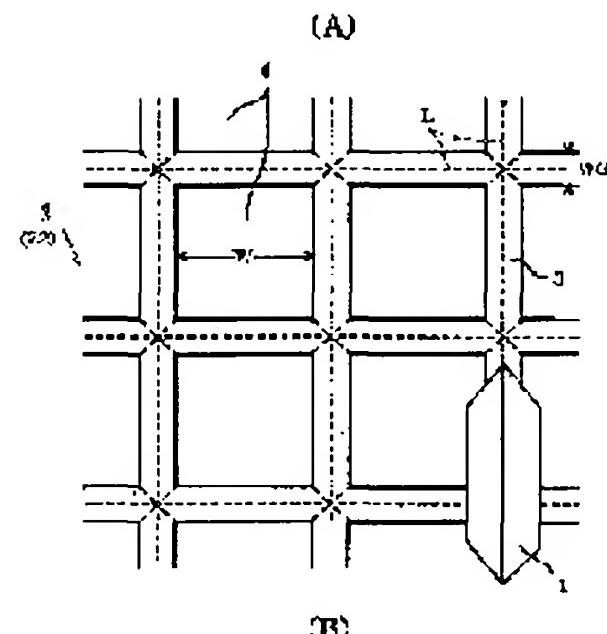
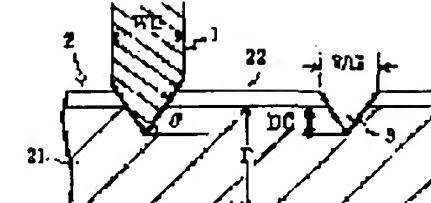
(22)Date of filing : 18.07.1996 (72)Inventor : YAMAOKA YOSHIFUMI

## (54) METHOD FOR CUTTING WAFER

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To cut a gallium nitride group compound semiconductor wafer having a sapphire substrate to a chip shape with a conventionally used dicing saw in a simple process.

**SOLUTION:** Relating to a method for cutting a gallium nitride group compound semiconductor wafer 2, whose substrate is sapphire and its thickness is 50-450 $\mu\text{m}$ , to a chip shape with a dicing saw, a V shape rotary blade of tool angle 30°-75° is used as a blade 2 of the dicing saw, and after a lattice groove 3 is formed, by cutting, only on one surface of the wafer 2 with the dicing saw, the wafer 2 is press-split.



DERWENT-ACC-NO: 1998-222905

DERWENT-WEEK: 199820

COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Gallium nitride group wafer cutting method e.g. for semiconductor device e.g. blue LED, LD - involves pushing and breaking wafer after forming V-shaped groove on sapphire substrate, as grating

PATENT-ASSIGNEE: HEWLETT-PACKARD CO[HEWP]

PRIORITY-DATA: 1996JP-0207719 (July 18, 1996)

PATENT-FAMILY:

PUB-NO MAIN-IPC	PUB-DATE	LANGUAGE	PAGES
JP 10064854 A H01L 021/301	March 6, 1998	N/A	005

APPLICATION-DATA:

PUB-NO APPL-DATE	APPL-DESCRIPTOR	APPL-NO	
JP 10064854A 1996	N/A	1996JP-0207719	July 18,

INT-CL (IPC): H01L021/301

ABSTRACTED-PUB-NO: JP 10064854A

BASIC-ABSTRACT:

The method involves cutting gallium-nitride semiconductor wafer (2)

with a thickness of 50-450micrometer on a sapphire substrate (21), using a blade (2).

The blade is used to cut a V- shaped groove (3) with an inclination angle of 30-70deg. After forming the groove on one surface of substrate as a grating, the wafer is pushed and broken.

ADVANTAGE - Simplifies chip cutting process.

CHOSEN-DRAWING: Dwg.1/7

TITLE-TERMS: GALLIUM NITRIDE GROUP WAFER CUT METHOD  
SEMICONDUCTOR DEVICE BLUE  
LED LD PUSH BREAK WAFER AFTER FORMING SHAPE  
GROOVE SAPPHIRE  
SUBSTRATE GRATING

DERWENT-CLASS: L03 U11

CPI-CODES: L04-A02; L04-B04;

EPI-CODES: U11-C06A2;

SECONDARY-ACC-NO:

CPI Secondary Accession Numbers: C1998-070197

Non-CPI Secondary Accession Numbers: N1998-176761

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-64854

(43)公開日 平成10年(1998)3月6日

(51)Int.Cl.  
H 01 L 21/301

識別記号 庁内整理番号

F I  
H 01 L 21/78

技術表示箇所  
F  
V

審査請求 未請求 請求項の数2 FD (全5頁)

(21)出願番号 特願平8-207719

(22)出願日 平成8年(1996)7月18日

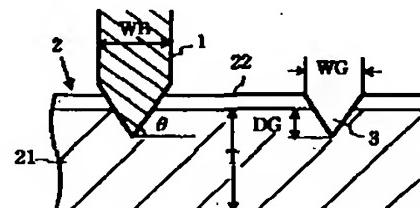
(71)出願人 590000400  
ヒューレット・パッカード・カンパニー  
アメリカ合衆国カリフォルニア州バロアル  
ト ハノーバー・ストリート 3000  
(72)発明者 山岡 麗文  
神奈川県川崎市高津区坂戸3丁目2番2号  
ヒューレット・パッカードラボラトリ一  
ズジャパンインク内  
(74)代理人 弁理士 久保田 千賀志 (外1名)

(54)【発明の名称】 ウエーハのカット方法

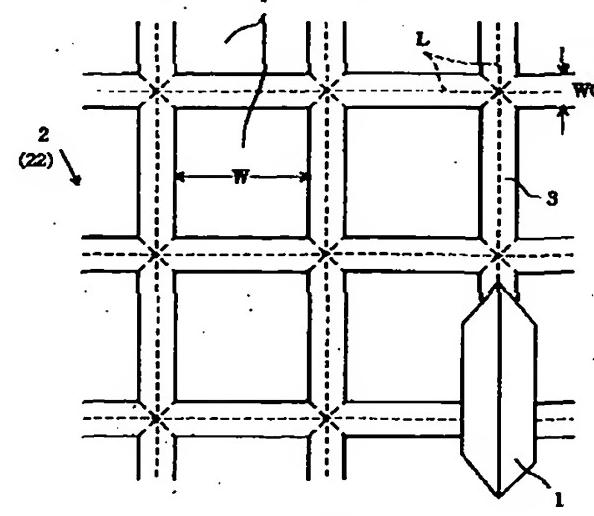
(57)【要約】

【課題】 サファイア基板を持つ窒化ガリウム系化合物半導体ウェーハを、従来使用されているダイシングソーを用いて、かつ簡単な工程により、チップ状にカットする。

【解決手段】 基板がサファイアからなり、当該基板厚が $50\sim450\mu m$ の窒化ガリウム系化合物半導体ウェーハ2を、ダイシングソーによりチップ状にカットするための方法であって、前記ダイシングソーのブレード2として、刃先角が $30^\circ\sim75^\circ$ のV字形をなす回転ブレードを用い、前記ダイシングソーにより、ウェーハ2の一方の面のみに格子状に溝3を切削形成した後、前記ウェーハ2を押し割ることを特徴とする。



(A)



(B)

## 【特許請求の範囲】

【請求項1】 基板がサファイアからなり、当該基板厚が50～450μmの窒化ガリウム系化合物半導体ウェーハを、ダイシングソーによりチップ状にカットするための方法であって、

前記ダイシングソーのブレードとして、刃先角が30°～75°のV字形をなす回転ブレードを用い、

前記ダイシングソーにより、ウェーハの一方の面のみに格子状に溝を切削形成した後、前記ウェーハを押し割ることを特徴とするウェーハのカット方法。

【請求項2】 前記格子状に形成された溝が、直交する2組の直線群からなり、一方の直線群が、サファイア基板のa軸に平行となるようにしたことを特徴とする請求項1に記載のウェーハのカット方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、基板がサファイアからなる窒化ガリウム系化合物半導体ウェーハを、ダイシングソーを用いてチップ状にカットするための方法に関する。

## 【0002】

【技術背景】 青色や紫外用の発光ダイオード(LED)、レーザダイオード(LD)等の半導体発光デバイスに使用される半導体材料として、現在最も有望なものに窒化ガリウム系化合物半導体(GaN、AlGaN、InGaN等の窒化ガリウムをベースとするIII-V族化合物半導体)が挙げられる。たとえば、青色発光ダイオードでは、数カンデラ(cd)といった出力のものが、実用・製品化に至っており、この種の半導体デバイスでは、基板としてサファイアが使用される。

【0003】 一般に、半導体デバイスの製造工程における、半導体ウェーハのカットに際しては、ダイシングソーやスクライバーが用られる。ダイシングソーによるカット技術として、従来、ブレードとして刃先が平らなものを用いたカット方法が知られている。この方法では、まず図4(A)に示すように、図示しない刃先が平らなブレードを用いて、断面が矩形の溝(以下、「矩形溝」と言う)33をウェーハ32の一方の面(図4(A)では、半導体層36が形成された表面)に格子状に切削する。この後、ウェーハ32の裏面から応力(ウェーハ32に加えられる応力をP1およびP2で示す)を加えて、当該ウェーハ32をチップ状に押し割っている。

【0004】 しかし、この方法を基板34がサファイアからなるウェーハ32に適用すると、次のような不都合がある。すなわち、サファイア結晶はへき開性が弱く、しかも硬度が高い。このため、ウェーハ32に、ダイシングソーを用いて矩形溝33を切削すると、この矩形溝33の切削中にチップが飛散したり、図4(A)に示したようにカット方向Fが特定されず、クラック(カットラインを外れた割れ)が生じたり、図4(B)(i),

(i i)に示すようにカットされたチップ36の形状が不均一となり、カットの歩留りが極端に低く実用に適さない。

【0005】 このため、従来、窒化ガリウム系化合物半導体ウェーハをチップ状にカットするに際して、特開平6-283758号公報に示すようにスクライバーを使用する方法が提案されている。この方法では、図5

(A)に示すように、まずサファイア基板44を薄く研磨しておき、ウェーハ42の裏面側(半導体層45が形成されていない側)に、スクライバー(先端がダイヤモンドからなる針)41により所定パターンの断面がV字形の切削溝(以下、「V字溝」と言う)43を切削する。そして、図5(B)に示すようにウェーハ42に反り応力を加えて、当該ウェーハをチップ状に分割している。しかし、この方法でも、ウェーハ42をチップ状に分割する際に、クラックが生じるなどの不都合がある。

【0006】 また、この方法は、ウェーハ42が薄い場合には、切削溝の断面がV字形であることからカット方向が特定されるので、上記針の押圧力を適切に調整すれば、クラックが生じることもなく、また得られるチップの形状が不均一となることもない。しかし、サファイア基板44が厚い場合には、ウェーハ42をチップ状に分割する際にクラックが生じてしまう。

【0007】 この不都合を解消するために、特開平5-315646号公報に示すようにスクライバーとダイシングソーとを組み合わせたカット方法も提案されている。この方法では、図6に示すように、まず図示しないダイシングソーにより、ウェーハ52の表面側(半導体層55が形成されている側)からサファイア基板に達する深さ(好ましくは、サファイア基板の5～10%の厚さ)に、溝53aを切削する。この後図示しないスクライバーによりこの溝53aの底面にスクライプ溝53bを形成し、ウェーハ52をチップ状に分割している。この方法によれば、サファイア基板上に形成した半導体層55の結晶性を損なうことなく、ウェーハ52をチップ状に分割することができる。しかし、ダイシングソーにより溝53aを切削する工程と、スクライバーによりスクライプ溝53bを切削する工程が必要となるため工程数が増える等の問題がある。

【0008】 さらに、特開昭60-211858号公報に示すように、ダイシングソーによりウェーハの両面から、当該ウェーハをフルカットする方法も知られている。この方法では、図7に示すように、図示しない第1のブレードを用いて、ウェーハ62の裏面側(半導体層65が形成されていない側)に、サファイア基板64の厚さの半分以上の深さに、第1の溝(矩形溝またはV字溝、同図ではV字溝)63aを切削し、次に図示しない第2のブレード(厚さは第1のブレードより薄い)により、ウェーハの表面側から上記第1の溝63aに達するまで、第2の溝(矩形溝またはV字溝、同図ではV字

溝) 63bを切削する。しかし、この方法は、サファイア基板64の両面からの切削が必要となること、ウェーハ62をフルカットする(すなわち、ウェーハの押し割りを行わない)ため、切削時間が長くなる。しかも、実際に、第2の溝63bの切削の際に、チップの飛散が生じたり、クラックが生じたりすると言った問題がある。特に、この方法により、ウェーハ62を一辺が数百 $\mu\text{m}$ 程度の小さいチップにカットしようとすると、上記チップの飛散やクラックの発生が顕著となり、実用には適さなくなる。

## 【0009】

【発明の目的】本発明は、サファイア基板を持つ窒化ガリウム系化合物半導体ウェーハを、従来使用されているダイシングソーを用いて、かつ簡単な工程により、チップ状にカットすることができる方法を提供することである。

## 【0010】

【発明の概要】本発明者は、ダイシングソーによりウェーハの一方の面に溝を形成して、当該ウェーハを押し割りによりチップ状にカットする技術は、基板がサファイアからなるウェーハには適用できない、という従来常識を捨て去り、実験を重ねた結果、ブレードとして刃先角が特定範囲内のものを用い、かつサファイア基板の厚さを適宜とすれば、クラックが生じることもなく、またチップの飛散も生じることなく、上記ウェーハを極めて小さいサイズのチップにカットができるとの知見を得て本発明を完成した。

【0011】すなわち、本発明のカット方法は、基板がサファイアからなり、基板厚が50~450 $\mu\text{m}$ の窒化ガリウム系化合物半導体ウェーハを、ダイシングソーによりチップ状にカットするためのダイシング方法であって、前記ダイシングソーのブレードとして、刃先角(ブレードに垂直な面を基準(0°)としたときの、刃先傾斜面の角度)が30°~75°のV字形をなす回転ブレードを用い、前記ダイシングソーにより、ウェーハの一方の面のみにV字溝を格子状に切削形成した後、前記ウェーハを押し割ることを特徴とする。前記格子状に形成された溝を、直交する2組の直線群から形成し、一方の直線群が、サファイア基板のa軸に平行となるようにすることで、所望のカットラインに沿ったカットをより確実に行うことができる。なお、刃先のV字形状は種々であり、刃先の傾斜面をブレードの両側に形成した形状であってもよいし、片側に形成した形状であってもよい。

【0012】本発明のウェーハのカット方法では、上述したように、特定範囲の刃先角を持つブレードにより、ウェーハの一方の面に、適宜深さのV字溝が格子状に形成される。したがって、たとえばウェーハ表面が曲面となるように該ウェーハに応力を加える(通常、V字溝が形成された面を当該曲面の外側とする)と、V字溝の底部に応力が集中し、V字溝に沿ってウェーハがチップ状

にカットされる。本発明では、既に赤色または黄色のLED等の製造の際に使用されている、制御性が高いダイシングソーを使用するので、設備コストを低く抑えることができ、しかも、作業効率や歩留りの面で、スクライバーを用いた従来の方法と同等かそれ以上の効果が得られる。

## 【0013】

【発明の実施の形態】以下、本発明の好ましい実施の形態を図面を参照して説明する。

- 10 【0014】図1(A), (B)は、刃先の傾斜面が両側に形成されたブレードを用いた場合の説明図である((A)はブレードの移動方向から見た正面図を、(B)は平面図を示している)。図1(A), (B)では、ブレード1として、耐摩耗性に優れた金属性のものが使用される。実験によれば、ブレード1の刃先角θが30°より小さないと、V字溝3の幅WGが広くなり過ぎ、ウェーハ2を押し割ったときに、チップ4の形状が不均一となる。また、上記刃先角を75°より大きすぎれば、V字溝3の幅WGは狭くなるが、このような刃先の作製は容易ではない。しかも、このような刃先は、物理強度が低く、ブレード寿命が短くなることが予想される。また、ブレード1の回転速度や移動速度によっては、ウェーハ2にクラックが生じやすくなることも予想される。このため、本発明では、ブレード1の刃先角θは、30°~75°としてある。刃先角θを45°~60°とする場合には、極めて高い歩留りで、ウェーハ2をチップ状にカットする(押し割る)ことができる。
- 20 【0015】切削深さ(すなわち、サファイア基板21に形成されるV字溝3の深さ)DGは、浅過ぎると所望のカットラインに沿ったカットができない。また、V字溝3の幅が広くなると共にV字溝3の稜(エッジ)部分に、ぎざぎざ状の崩壊が発生易くなり、サファイア基板21上に形成した半導体層に悪影響を与える可能性がある。このため、切削深さDGは、サファイア基板21の厚さTにもよるが、その厚さの10~50%であることが好ましい。
- 30 【0016】なお、図1では、V字溝の切削は、ウェーハ2の表面(半導体層22が形成された側の面)から行っているが、もちろん裏面から行うこともできる。また、ウェーハ2の切削を行う場合、サファイア基板21の厚さTが厚過ぎても、押し割りの際に、所望のカットライン通りにカットがされず、上記厚さTが薄過ぎても、V字溝3の切削中に予期しないクラックが生じたり、チップ4の飛散が生じたりする。ブレード1として、厚さWBが一般的なもの(200 $\mu\text{m}$ 程度のもの)を用い、かつサファイア基板2の厚さTが上述したように100~450 $\mu\text{m}$ である場合には、所望のカットラインLに沿った押し割りができ、かつV字溝3の切削中に予期しないクラックが生じたり、チップ4の飛散が生
- 40
- 50

じたりすることもない。

【0017】なお、ウェーハ2に対するブレード1の押圧力は、ブレード1の形状(厚さWB、径、刃先度θ等)や、切削条件(ブレードの回転速度、移動速度等)により適宜定められる。

【0018】また、本発明では、ウェーハ2のフルカットを行わずに、図2(ブレードの移動方向から見た正面図)に示すように、カット方向FがV字の先端方向に限定されるので、剥離等が生じることなくカットラインLに沿って当該ウェーハ2が押し割られる(図2では、ウェーハ2に加えられる応力をP1およびP2で示す)。したがって、V字溝3の形成中にチップ4の飛散が生じることはなく、したがって、一辺が200~500μm程度と極めて小さいサイズのチップ4(形状が正方形の場合)を高い歩留りで得ることができる。なお、チップ4のサイズ(たとえば、正方形とした場合にはの一辺の長さW)は、サファイア基板2の厚さTよりも大きいことが好ましい。

【0019】なお、図1(A), (B)に示したブレードに代えて、図3(ブレードの移動方向から見た正面図)に示すような、刃先の傾斜面が片側に形成されたブレード1'を用いることもできる。このブレード1'を用いた場合、図3に示すようにカット方向F'が、ブレード1'の前記傾斜面が形成されていない側に限定される。

#### 【0020】

##### 【実施例】

###### 〈実施例1〉

###### 〔サファイア基板〕

面方向:c軸方向、厚さ(T):300μm

〔サファイア基板に形成される半導体層〕IGaN

###### 〔ダイシングソー〕

機種:DISCO社製DDAC0630, DAD32  
0、ブレード径(R):52mm、ブレード厚(WB):200μm、刃先形状:刃先の傾斜面が両側に形成、刃先角(θ):60°

###### 〔ダイシングソー運転条件〕

ブレード回転速度:30,000rpm、ブレード移動速度:3.0mm/sec

###### 〔V字溝〕

パターン:直交する2組の直線群からなり、一方の直線群が、サファイア基板のa軸に平行となるようにした450μmの正方格子、溝深さ(DG):110μm

【0021】上記の条件により、ウェーハにV字溝を形成した。なお、V字溝の切削に際して、ウェーハは所定フィルムにワックス固定した。この後、ウェーハを上記フィルムごと、V字溝が外側になるように湾曲させてカットを行ったところ、約70%の歩留りで、等品質(すなわち、形状が概ね均一)のLEDチップを得ることができた。

【0022】〈比較例1〉サファイア基板の面方向、厚さ、およびサファイア基板に形成される半導体層は実施例1と同じとした。また、ダイシングソーは、ブレードの刃先が平坦であるものを用いた。機種、ブレード径等は、実施例1と同様である。ただし、ウェーハの切削に際して、10μmの深さでピッチを変えて何度も切削工程を繰り返した。溝(矩形溝)のパターンも実施例1と同じとした。

【0023】この条件により、ウェーハに矩形溝を形成し、カットを行ったところ、ウェーハにクラックが多発し、また得られるLEDチップは、形状も不均一で、カット面も垂直ではなく、歩留りも10%以下であった。

#### 【0024】

【発明の効果】以上詳細に説明したように、本発明によれば、サファイア基板を持つ窒化ガリウム系化合物半導体ウェーハを、従来使用されているダイシングソーを用いて、かつ簡単な工程により、極めて小さいチップ状に高い歩留りでカットすることができる。

##### 【図面の簡単な説明】

20 【図1】本発明の好ましい実施の形態を示す図であり、ブレードとして刃先の傾斜面が両側に形成されたブレードを用いた場合の説明図であり、(A)はブレードの移動方向から見た正面説明図、(B)は平面説明図である。

【図2】図1において、押し割りを行う際の説明図である。

【図3】ブレードとして刃先の傾斜面が片側に形成されたブレードを用いて押し割りを行う際の説明図である。

30 【図4】(A)はダイシングソーを用いてウェーハに矩形溝を形成してカットを行う従来方法を説明するための図であり、(B)はカットされたチップの形状を示す図である。

【図5】(A)はスクライバーを用いてウェーハに矩形溝を形成してカットを行う従来方法を説明するための図であり、(B)はウェーハのカットの様子を示す図である。

【図6】ダイシングソーとスクライバーとを用いてウェーハに矩形溝とV字溝とを形成してカットを行う従来方法の説明図である。

40 【図7】ダイシングソーを用いてウェーハのフルカットを行う従来方法の説明図である。

##### 【符号の説明】

1 ブレード

2 ウェーハ

21 サファイア基板

22 半導体層

3 V字溝

4 チップ

F カット方向

50 DG 切削深さ(V字溝の深さ)

(5)

特開平10-64854

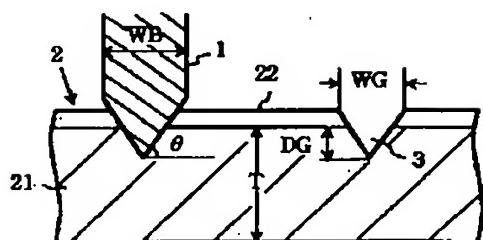
7

8

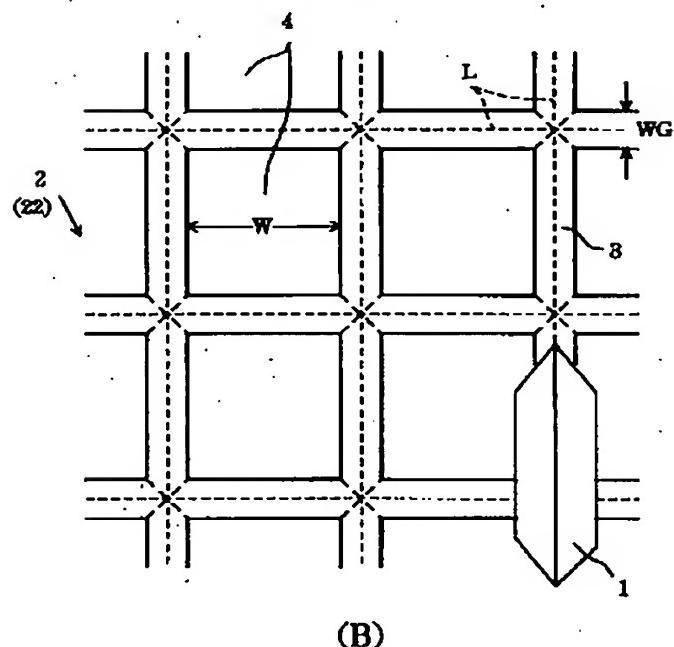
WG V字溝の幅  
L カットライン  
T サファイア基板の厚さ

WB ブレードの厚さ  
 $\theta$  ブレードの刃先度  
W チップの一辺の長さ

【図1】

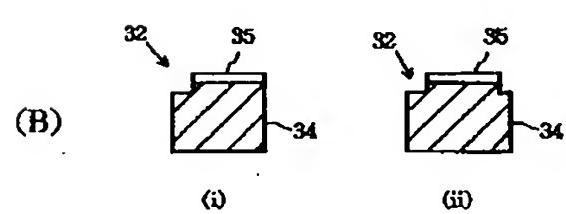
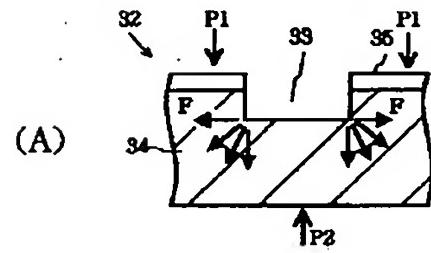


(A)

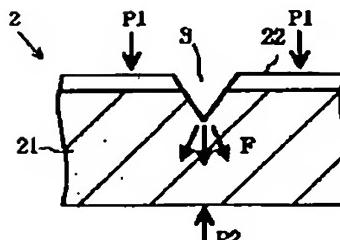


(B)

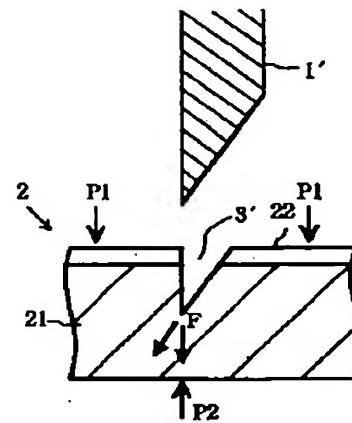
【図4】



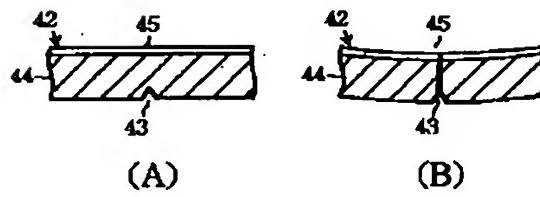
【図2】



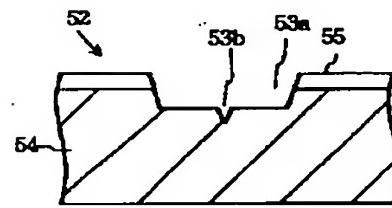
【図3】



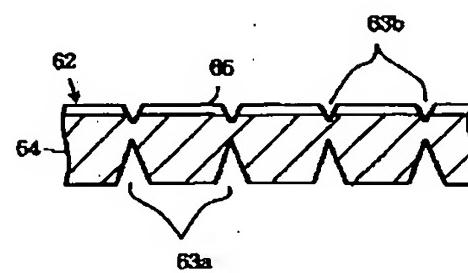
【図5】



【図6】



【図7】



\* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

**DETAILED DESCRIPTION**

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] this invention relates to the method for cutting the gallium-nitride system compound semiconductor wafer with which a substrate consists of sapphire in the shape of a chip using DASHISHINGUSO.

[0002]

Background of the Invention] A gallium-nitride system compound semiconductor (III-V group compound semiconductor which uses gallium nitrides, such as GaN, AlGaN, and InGaN, as the base) is mentioned to the present most promising thing as a semiconductor material used for semiconductor luminescence devices, such as blue, light emitting diode for ultraviolet (Light Emitting Diode), and laser diode (LD). For example, in blue light emitting diode, the thing of the output of several cds [cd] has resulted in practical use and commercial production, and sapphire is used as a substrate in this kind of semiconductor device.

[0003] the cut of a semiconductor wafer [ in / the manufacturing process of a semiconductor device / generally ] -- facing -- a dicing saw and a scriber -- business -- \*\*\* . The it as cut technology by dicing saw, the edge of a blade was using conventionally, and using flat thing as blade cut method is learned. By this method, as first shown in drawing 4 (A), a cross section cuts [ the edge of a blade which is not illustrated ] the slot 33 on rectangular (henceforth a "rectangle slot") in the shape of a grid using a flat blade to one field (front face in which the semiconductor layer 36 was formed in drawing 4 (A)) of a wafer 32. then, the rear face of a wafer 32 to stress (P1 and P2 show the stress applied to a wafer 32) -- in addition, the wafer 32 concerned is pushed in the shape of a chip, and is broken

[0004] However, when this method is applied to the wafer 32 with which a substrate 34 consists of SAFAIA, there are following un-arranging. That is, a sapphire crystal has weak cleavage and, moreover, its degree of hardness is high. For this reason, if a dicing saw is used for a wafer 32 and the rectangle slot 33 is cut As the chip dispersed during cutting of this rectangle slot 33 or it was shown in drawing 4 (A), the cut direction F is not pinpointed. A crack (crack which separated from the cutline) arises, or the configuration of the chip 36 cut as shown in drawing 4 (B), (i), and (ii) becomes uneven, and the yield of a cut is not extremely low suitable for practical use.

[0005] For this reason, conventionally, it faces cutting a gallium-nitride system compound semiconductor wafer in the shape of a chip, and the method of using a scriber, as shown in JP,6-283758,A is proposed. By this method, as shown in drawing 5 (A), silicon on sapphire 44 is ground thinly first, and the cross section of a predetermined pattern cuts the cutting slot (henceforth a "V character slot") 43 of V typeface with a scriber (needle with which a nose of cam consists of a diamond) 41 to the rear-face side (side in which the semiconductor layer 45 is not formed) of a wafer 42. And as shown in drawing 5 (B), it curves to a wafer 42 and stress is applied, and the wafer concerned is divided in the shape of a chip. However, also by this method, in case a wafer 42 is divided in the shape of a chip, there is un-arranging -- a crack arises.

[0006] Moreover, without a crack arising, if the press force of the above-mentioned needle is adjusted

appropriately, since the cross section of a cutting slot is V typeface and the cut direction is pinpointed, when a wafer 42 is thin, this method does not have a bird clapper as the configuration of the chip obtained is uneven. However, when silicon on sapphire 44 is thick, in case a wafer 42 is divided in the shape of a chip, a crack will arise.

[0007] In order to cancel this un-arranging, the cut method which combined a scriber and dyne SHINGUSO as shown in JP,5-315646,A is also proposed. By this method, as shown in drawing 6, slot 53a is cut with the dicing saw which is not illustrated probably in the depth (preferably 5 - 10% of thickness of silicon on sapphire) which reaches silicon on sapphire from the front-face side (side in which the semiconductor layer 55 is formed) of a wafer 52. Scribe slot 53b is formed in the base of this slot 53a with the scriber which is not illustrated after this, and the wafer 52 is divided in the shape of a chip. A wafer 52 can be divided in the shape of a chip, without spoiling the crystallinity of the semiconductor layer 55 formed on silicon on sapphire according to this method. However, since the process which cuts slot 53a with a dicing saw, and the process which cuts scribe slot 53b with a scriber are needed, there are problems, like the number of processes increases.

[0008] Furthermore, as shown in JP,60-211858,A, how to carry out full cutting of the wafer concerned from both sides of a wafer by dyne SHINGUSO is also learned. By this method, as shown in drawing 7, the 1st blade which is not illustrated is used. To the rear-face side (side in which the semiconductor layer 65 is not formed) of a wafer 62, in the depth more than the half of the thickness of silicon on sapphire 64. With the 2nd blade (thickness is thinner than the 1st blade) which cuts 1st slot (this drawing rectangle slot or V character slot, V character slot) 63a, and next is not illustrated, until it reaches slot 63a of the above 1st from the front-face side of a wafer 2nd slot (this drawing rectangle slot or V character slot, V character slot) 63b is cut. However, a cutting time becomes long in order that this method may carry out full cutting of that cutting from both sides of silicon on sapphire 64 is needed, and the wafer 62 (that is, the push rate of a wafer is not performed). And there is a problem said that scattering of a chip arises or a crack arises in practice in the case of cutting of 2nd slot 63b. When one side tends to cut a wafer 62 into the small chip which is about hundreds of micrometers, scattering of the above-mentioned chip and generating of a crack become remarkable, and stop especially, being suitable for practical use by this method.

[0009]

[Objects of the Invention] this invention is offering the method of cutting a gallium-nitride system compound semiconductor wafer with silicon on sapphire in the shape of a chip according to an easy process, using the dicing saw currently used conventionally.

[0010]

[Summary of the Invention] The technology which this invention person forms a slot in one field of a wafer with a dicing saw, pushes the wafer concerned, and is omitted comparatively more in the shape of a chip If a tool angle makes thickness of silicon on sapphire proper, using the thing of specific within the limits as a blade as a result of leaving common sense conventionally [ that a substrate cannot apply to the wafer which consists of sapphire ] and repeating an experiment Without also producing scattering of a chip, without a crack arising, knowledge that the above-mentioned wafer is made by cut for the chip of very small size was acquired, and this invention was completed.

[0011] A substrate consists of sapphire and the cut method of this invention namely, the gallium-nitride system compound semiconductor wafer whose basis board thickness is 50-450 micrometers It is the dicing method for cutting in the shape of a chip with a dicing saw. as a blade of the aforementioned dicing saw The rotation blade which makes V typeface whose tool angle (angle of an edge-of-a-blade inclined plane when making a field perpendicular to FUREDO into criteria (0 degree)) is 30 degrees - 75 degrees is used. with the aforementioned dicing saw It is characterized by pushing and dividing the aforementioned wafer only into one field of a wafer, after carrying out cutting formation of the V character slot at the shape of a grid. The slot formed in the shape of [ aforementioned ] a grid can be formed from 2 sets of straight-line groups which intersect perpendicularly, and the cut in alignment with the desired cutline can be ensured by making it one straight-line group become parallel to the a-axis of silicon on sapphire. in addition, you may be the configuration which various V character configurations

of the edge of a blade come out, have, and formed the inclined plane of the edge of a blade in the both sides of FUREDO, and may be the configuration formed in one side

[0012] By the cut method of the wafer of this invention, as mentioned above, the V character slot on the depth is suitably formed in one field of a wafer in the shape of a grid of a blade with the tool angle of the specific range. therefore -- for example, a wafer front face turns into a curved surface -- as -- this wafer - - stress -- adding (usually letting the field in which the V character slot was formed be the outside of the curved surface concerned) -- stress concentrates on the pars basilaris ossis occipitalis of a V character slot, and a wafer is cut in the shape of a chip along a V character slot In this invention, since the dicing saw with a high controllability already used in the case of manufactures, such as Light Emitting Diode of red or yellow, is used, facility cost can be held down low, and moreover, equivalent [ in the field of working efficiency or the yield / to the conventional method using the scribe ] or the effect beyond it is acquired.

[0013]

[Embodiments of the Invention] Hereafter, the gestalt of desirable operation of this invention is explained with reference to a drawing.

[0014] Drawing 1 (A) and (B) are explanatory drawings at the time of using the blade by which the inclined plane of the edge of a blade was formed in both sides (in (A), (B) shows the plan for the front view seen from [ of a blade ] movement). In drawing 1 (A) and (B), the metallic thing excellent in abrasion resistance is used as a blade 1. According to the experiment, if the tool angle theta of a blade 1 is smaller than 30 degrees, the width of face WG of the V character slot 3 becomes large too much, and when a wafer 2 is pushed and broken, the configuration of a chip 4 will become uneven. Moreover, if the above-mentioned tool angle is made larger than 75 degrees, although the width of face WG of the V character slot 3 will become narrow, production of such the edge of a blade is not easy. And such the edge of a blade has physical low intensity, a blade life is short and a bird clapper is expected. Moreover, a bird clapper is expected that it is easy to produce a crack to a wafer 2 depending on the rotational speed and traverse speed of a blade 1. For this reason, the tool angle theta of FUREDO 1 is made into 30 degrees - 75 degrees in this invention. what (it pushes and divides) it cuts a wafer 2 for in the shape of a chip by the very high yield in making a tool angle theta into 45 degrees - 60 degrees -- \*\* -- it can \*\*

[0015] If cutting depth (namely, depth of V character slot 3 formed in silicon on sapphire 21) DG is too shallow, it cannot perform the cut in alignment with the desired cutline. Moreover, while the width of face of the V character slot 3 becomes large, it may have a bad influence on the semiconductor layer which notch-like decay generating-came to be easy and was formed on silicon on sapphire 21 at the \*\* (edge) portion of the V character slot 3. For this reason, although cutting depth DG is based also on thickness T of silicon on sapphire 21, it is desirable that it is 10 - 50% of the thickness.

[0016] In addition, in drawing 1 , of course, cutting of a V character slot can also be performed from a rear face, although carried out from the front face (near field in which the semiconductor layer 22 was formed) of a wafer 2. Moreover, when cutting a wafer 2, even if thickness T of silicon on sapphire 21 is too thick, a cut is not carried out as a desired cutline in the case of a push rate, but even if the above-mentioned thickness T is too thin, the crack which is not expected during V character cutting of a slot 3 arises, or scattering of a chip 4 arises. As thickness T of silicon on sapphire 2 mentioned above as a blade 1, using what has the general thickness WB (about 200-micrometer thing), in being 100-450 micrometers, the crack in alignment with the desired cutline L which it pushes, and a rate is made and is not expected during V character cutting of a slot 3 does not arise, or scattering of a chip 4 does not arise.

[0017] In addition, the press force of FUREDO 1 to a wafer 2 is suitably defined by the configurations (thickness WB, a path, the degree theta of edge of a blade, etc.) of a blade 1, and cutting conditions (rotational speed of a blade, traverse speed, etc.).

[0018] Moreover, without ablation etc. arising, since the cut direction F is limited in the direction of a nose of cam of V characters, as shown in drawing 2 (front view seen from [ of a blade ] movement), without performing full cutting of a wafer 2, along with Cutline L, the wafer 2 concerned pushes and is broken by this invention (at drawing 2 , P1 and P2 show the stress applied to a wafer 2). Therefore,

scattering of a chip 4 does not arise during V character formation of a slot 3, therefore one side can obtain the chip 4 of about 200-500 micrometers and very small size by the high yield (when a configuration is a square). In addition, as for the size (when it considers as a square, it is length [ of one side ] W of \*\*) of a chip 4, it is desirable that it is larger than thickness T of the sapphire substrate 2. [0019] In addition, it can replace with the blade shown in drawing 1 (A) and (B), and blade 1' by which the inclined plane of the edge of a blade as shown in drawing 3 (front view seen from [ of a blade ] movement) was formed in one side can also be used. When this blade 1' is used, as shown in drawing 3, cut direction F' is limited to the side in which the aforementioned inclined plane of FUREDO 1' is not formed.

[0020]

[Example]

<Example 1> [silicon-on-sapphire]

The direction of a field; c shaft orientations, thickness (T);300-micrometer[semiconductor layer formed in silicon on sapphire] IGaN [a dicing saw]

model; -- the inclined plane of the product DDAC0630 and DAD320 made from DISCO, (diameter R) of blade;52mm, blade \*\* (WB);200micrometer, and the edge-of-a-blade configuration; edge of a blade - - both sides -- formation and tool angle (theta); -- 60 degrees [a dicing saw service condition]

Blade rotational speed; 30,000rpm, blade traverse-speed;3.0 mm/sec [a V character slot]

pattern; -- the 450-micrometer tetragonal lattice from which consist of 2 sets of straight-line groups which intersect perpendicularly, and it was made for one straight-line group to become parallel to the a-axis of silicon on sapphire, and channel-depth (DG);110micrometer[0021 -- ] The V character slot was formed in the wafer according to the above-mentioned conditions. In addition, on the occasion of cutting of a V character slot, the wafer carried out wax fixation at the predetermined film. Then, when cut by incurvating a wafer so that every above-mentioned film V character slot may become outside, the Light Emitting Diode chip of quality [ yield / about 70% of ] (that is, a configuration is uniform in general) was able to be obtained.

[0022] <Example 1 of comparison> The direction of a field of silicon on sapphire, thickness, and the semiconductor layer formed in silicon on sapphire presupposed that it is the same as an example 1.

Moreover, what has the flat edge of a blade of a blade was used for the dicing saw. The model, the diameter of a blade, etc. are the same as that of an example 1. However, on the occasion of cutting of a wafer, the pitch was changed in a depth of 10 micrometers and the cutting process was repeated repeatedly. It was presupposed that the pattern of a slot (rectangle slot) is the same as an example 1.

[0023] When it cut into the wafer by forming a rectangle slot according to this condition, cracks occurred frequently at the wafer, and the configuration of the Light Emitting Diode chip with which it is obtained was also uneven, a cut side was not perpendicular, either, and the yield was also 10% or less.

[0024]

[Effect of the Invention] As explained to the detail above, according to this invention, a gallium-nitride system compound semiconductor wafer with silicon on sapphire can be cut by the yield high in the shape of [ very small ] a chip according to an easy process, using the dicing saw currently used conventionally.

[Translation done.]